Politecnico di Milano – Sede di Cremona
Anno Accademico 2021/2022

Reti Logiche – Esame – 05.07.2022

Prof. Carlo Brandolese

Cognome ________________________ **Nome** ________________________

Matricola ________________________ **Firma** ________________________

Istruzioni

1. Scrivere con cura, negli spazi sopra segnati, il proprio cognome, nome, numero di matricola e apporre la firma.
2. È vietato consultare libri, eserciziari, appunti ed utilizzare la calcolatrice e qualunque strumento elettronico (inclusi i cellulari), pena l'invalidazione del compito.
3. Il testo, debitamente compilato, deve essere riconsegnato in ogni caso.
4. Il tempo della prova è di 2 ore

Valutazione

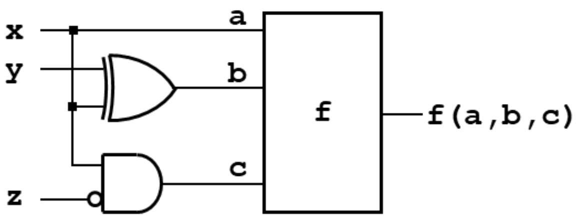
Domanda	Voto	Note
A		
B		
C		
D		

Domanda A

Si consideri la rete combinatoria mostrata a lato, in cui la funzione $f(a,b,c)$ è così definita:

$$f(a,b,c) = \Sigma(2,5,7)$$

Considerando il contesto in cui la rete è usata, si sintetizzi la funzione $f(a,b,c)$ in forma SoP. Ciò fatto si implementi tale funzione mediante il numero minimo di multiplexer.



Soluzione

Dapprima si analizza la relazione tra (x, y, z) e gli ingressi della rete f, ovvero (a,b,c).

x y z	a b c
000	000
001	000
010	010
011	010
100	111
101	110
110	101
111	100

Si nota che (a,b,c) non assumono mai i valori 001 e 011. Per la funzione f(a,b,c), pertanto, questi punti del dominio corrispondono a condizioni di indifferenza per controllabilità. La specifica della funzione diviene pertanto:

$$f(a,b,c) = \Sigma(2,5,7), \Delta\,(1,3)$$

Da cui la sintesi:

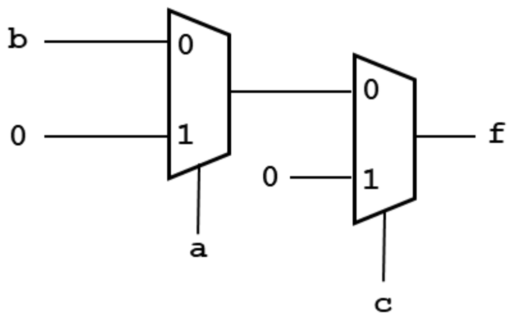
a \ bc	00	01	11	10
0	0	–	–	1
1	0	1	1	0

$$z = c + \bar{a}b$$

Infine, una possibile soluzione mediante multiplexer è la seguente:

$$z = c + \bar{a}b = c + (a \cdot 0 + \bar{a}b) = c \cdot 1 + \bar{c}(a \cdot 0 + \bar{a}b)$$

Ovvero, in termini circuitali



Domanda B

Sino $X = [x_4, \dots, x_1, x_0]$ ed $Y = [y_4, \dots, y, y_0]$ due numeri interi positivi espressi in codifica binaria naturale su 5 bit. Procedendo in maniera strutturale, si progetti un circuito in grado di calcolare la seguente espressione:

$$Z = \left\lfloor \frac{(9Y \bmod 4) + 1}{2} \right\rfloor \cdot X + 1$$

in cui il numero di bit di Z deve essere sufficiente a rappresentare il risultato correttamente e la divisione è da considerarsi intera, cioè con troncamento. Della rete ottenuta si calcoli quindi l'area (porte logiche generiche) e il ritardo (livelli di logica).

Soluzione

Innanzitutto si nota che $9Y \bmod 4 = (8Y + Y) \bmod 4 = Y \bmod 4$ e che pertanto il modulo 4 di Y corrisponde ai due bit meno significativi di Y, cioè $9Y \bmod 4 = [y_1 y_0]$. Si tratta ora di calcolare il risultato della divisione intera, cioè:

$$\frac{(9Y \bmod 4) + 1}{2} = \frac{[y_1 y_0] + [0\ 1]}{2} = ([y_1 y_0] + [0\ 1]) \gg 1$$

Abbiamo quindi una prima rete (RC1) che calcola:

$$\begin{array}{ccc} & y_1 & y_0 \\ & 0 & 1 \\ \hline t_2 & t_1 & t_0 \end{array}$$

Dopo la divisione per due, cioè dopo lo shift di una posizione a destra, si ha quindi $T = [t_2 t_1]$. Dato che t_0 viene scartato dallo shift, per il calcolo dei bit successivi è sufficiente il solo riporto $c_1 = y_0 \cdot 1 = y_0$. Ne consegue che $t_1 = y_1 \oplus y_0$ e $t_2 = y_1 y_0$, e la complessità è la seguente:

Area(RC1) = 1 XOR, 1 AND = 2 Porte

Ritardo(RC1) = 1 Livello

A questo punto rima da calcolare il prodotto $Z = T \cdot X + 1$. Dato che T è espresso su due soli bit, è semplice esplicitare il prodotto, ottenendo:

$$\begin{array}{ccccccc} & 0 & t_1x_4 & t_1x_3 & t_1x_2 & t_1x_1 & t_1x_0 \\ & t_2x_4 & t_2x_3 & t_2x_2 & t_2x_1 & t_2x_0 & 0 \\ & 0 & 0 & 0 & 0 & 0 & 1 \\ \hline z_6 & z_5 & z_4 & z_3 & z_2 & z_1 & z_0 \end{array}$$

In cui $t_i x_j$ sono i prodotti parziali e la somma a tre operandi può essere così semplificata:

$$\begin{array}{ccccccc} & 0 & t_1x_4 & t_1x_3 & t_1x_2 & t_1x_1 & t_1x_0 \\ & t_2x_4 & t_2x_3 & t_2x_2 & t_2x_1 & t_2x_0 & 1 \\ \hline z_6 & z_5 & z_4 & z_3 & z_2 & z_1 & z_0 \\ & HA & FA & FA & FA & FA & HA \end{array}$$

Questa seconda rete (RC2) ha la seguente complessità:

Area(RC2) = 2 HA + 4 FA = 2*2 + 4*6 = 28 Porte

Ritardo(RC2) = 10 Livelli

Complessivamente, l'area della rete è di 30 Porte ed il ritardo è 11 livelli di logica.

Domanda C

Una macchina a stati finiti è dotata di due ingressi x ed y e di una uscita z. Inizialmente l'uscita vale 0. Quanto gli ingressi sono uguali, l'uscita commuta, altrimenti, se gli ingressi sono diversi ed x vale 0, l'uscita rimane invariata, mentre in tutti gli altri casi l'uscita vale 1.

Si realizzai tale macchina a stati procedendo unicamente per via strutturale e descrivendo in sufficiente dettaglio il procedimento svolto.

Soluzione

In primo luogo si nota che si può esprimere il comportamento della rete facendo coincidere l'uscita con lo stato e che la specifica può essere sintetizzata come segue:

Condizione	$x\ y$	$z = Q^*$
Ingressi uguali	00	$\bar{Q}$
Ingressi diversi e x=0	01	Q
altro	10	1
Ingressi uguali	11	$\bar{Q}$

A questo punto si osserva che lo stato assume valori “semplici”, cioè 1, lo stato stesso o il suo complemento. Ricordano la funzione svolta da un bistabile JK è immediato notare che il suo comportamento è sufficiente a coprire i casi in esame e che pertanto basta introdurre una rete combinatoria RC che calcola gli ingressi JK in base ai valori di x ed y. Tale rete combinatoria ha la seguente specifica:

Condizione	$x\ y$	$z = Q^*$	JK
Ingressi uguali	00	$\bar{Q}$	11
Ingressi diversi e x=0	01	Q	00
Altro	10	1	10
Ingressi uguali	11	$\bar{Q}$	11

Da cui si ricavano facilmente le espressioni:

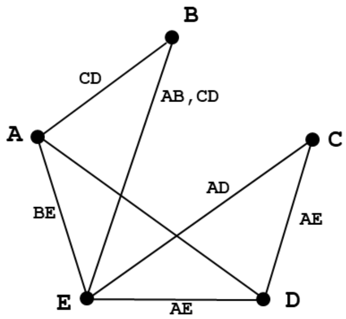
$$J = x + \bar{y}$$

$$K = \overline{x \oplus y}$$

Domanda D

Dato il diagramma di compatibilità tra stati mostrato a lato, si svolgano i seguenti punti:

1. Si identifichino le classi di massima compatibilità
2. Si identifichino tutte le classi di compatibilità prime
3. Si applichi il metodo euristico per trovare una nuova soluzione, potenzialmente migliore di quella ottenuta con tutte le classi di massima compatibilità



Nello svolgimento del metodo euristico, in caso si ranking uguale per due classi si favorisca la scelta della classe con più stati.

Soluzione

Le classi di massima compatibilità sono:

C1: (A,B,E) : (CD, AB, BE)

C2: (C,D,E) : (AD, AE)

C3: (A,D,E) : (AE, BE)

Per il calcolo delle classi di compatibilità prime si procede a stendere l'elenco di tutte le classi, quindi si eliminano quelle che sono rese non prime da una classe dell'insieme (notazione compatta

ABE : CD		ABE : CD	
AB : CD		~~AB : CD~~	Per ABE
BE : AB, CD		~~BE : AB, CD~~	Per ABE
AE : BE		~~AE : BE~~	Per ADE
A : Ø		~~A : Ø~~	Per AD
B : Ø		B : Ø	
E : Ø	➔	E : Ø	
CDE : AD, AE		CDE : AD, AE	
CD : AE		CD : AE	
DE : AE		DE : AE	
CE : AD		CE : AD	
C : Ø		C : Ø	
D : Ø		~~D : Ø~~	Per AD
ADE : BE		ADE : BE	
AD : Ø		AD : Ø	

Si può procedere a questo punto ad applicare il metodo euristico.

Classe	#S	#VR	#VI	Rank
ABE : CD	3	0	1	2
B : Ø	1	0	0	1
E : Ø	1	0	0	1
CDE : AD, AE	3	0	2	1
CD : AE	2	0	1	1
DE : AE	2	0	1	1
CE : AD	2	0	1	1
C : Ø	1	0	0	1
ADE: BE	3	0	1	2
AD : Ø	2	0	0	2

Le classi con ranking più alto sono

ABE: CD

ADE: BE

AD : Ø

Come specificato nel testo si procede alla scelta della classe con più stati, quindi si scarta AD e tra le altre due classi si sceglie (arbitrariamente) ABE:CD (in verde), eliminando quindi gli stati coperti (in grigio) e ottenendo la nuova tabella:

Classe	#S	#VR	#VI	Rank
ABE : CD				
B : Ø				
E : Ø				
CDE : AD, AE	2	1	1	2
CD : AE	2	1	0	3
DE : AE	1	0	0	1
CE : AD	1	0	1	0
C : Ø	1	0	0	1
ADE: BE	1	0	1	0
AD : Ø	1	0	0	1

Si sceglie quindi lo stato CD:AE, che completa la copertura e la rande chiusa: la soluzione è pertanto:

S = { (A,B,E) : (CD) ; (C,D) : (AE) }