

TEMA D'ESAME

Domanda A

Si consideri un circuito combinatorio dotato di 4 ingressi x, y, z e w e di due uscite h_1 e h_2 . Tale circuito è internamente costituito secondo le seguenti equazioni:

$$h_1 = g(y, z) \quad h_2 = f(x, y, z, w) + g(y, z)$$

Si svolgano i seguenti punti:

1. Si disegni la struttura interna del circuito evidenziando i blocchi identificati dalle equazioni appena riportate.
2. Sapendo che $g(y, z) = y\bar{z}$, si sintetizzi la funzione $f(x, y, z, w) = \Sigma(1,3,7,8,10,13,14), \Delta(0)$ in forma SoP minima, sfruttando tutte le condizioni di indifferenza possibili.
3. Si valutino l'area complessiva del circuito ed il suo ritardo, considerando nel calcolo anche gli inverter e sapendo che le porte hanno le caratteristiche riportate qui di seguito.

	NOT	AND2/OR2	AND3/OR3	XOR/XNOR
Area	1	3	5	12
Ritardo	1	2	2	3

Domanda B

Procedendo per via algebrica si dimostri che se $x = a + b$ e $y = ab$, allora:

$$f(x + y, xy) = f(a + b, ab)$$

per qualunque funzione di due variabili, indipendentemente dalla sua forma.

Domanda C

Una macchina a stati finiti è dotata di due ingressi t ed x e di un'uscita z . Inizialmente, ad ogni ciclo di clock l'uscita z assume il valore di x e continua ad assumere tale valore fintantoché sull'ingresso t non viene riconosciuta una sequenza di esattamente due uni consecutivi. Dopo avere ricevuto tale sequenza, l'uscita z inizia ad assumere il valore \bar{x} . Questa condizione continua fino a quando sull'ingresso t non viene riconosciuta una nuova sequenza di due uni consecutivi: a questo punto la macchina a stati ritorna nella condizione iniziale, fornendo nuovamente come uscita il valore x . In altre parole, si può esprimere il comportamento della macchina dicendo che essa produce in uscita il valore dell'ingresso x , naturale o negato, passando da un caso all'altro ogni volta che l'ingresso t riceve due uni consecutivi. A titolo di esempio si riporta di seguito una possibile sequenza di ingressi e uscite.

t	0	0	1	0	1	1	1	0	0	1	1	1	1	0	0	1	0	0
x	0	1	0	1	1	1	0	0	1	0	0	1	1	1	0	0	1	0
z	x						\bar{x}						x		\bar{x}			
	0	1	0	1	1	1	1	1	0	1	1	1	1	0	1	1	0	1

Domanda D

Procedendo in maniera strutturale, si progetti un circuito sequenziale autonomo (cioè privo di ingressi dati) dotato di un segnale di clock, di un segnale di reset e di una uscita F , in grado di calcolare tutti i numeri della sequenza di Fibonacci minori di 256. Quando il reset è asserito l'uscita del circuito deve mantenersi uguale a F_0 . Non appena il reset viene deasserito il circuito inizia a produrre i numeri della sequenza, uno ad ogni ciclo di clock. I numeri della sequenza devono essere corretti solamente se minori di 256. Il comportamento del circuito per numeri maggiori di tale soglia è irrilevante. Si ricorda che la sequenza di Fibonacci è definita dalle seguenti equazioni:

$$F_0 = 1 \quad F_1 = 1 \quad F_n = F_{n-1} + F_{n-2}$$