

TEMA D'ESAME

Domanda A

Si considerino i seguenti due sommatore a 8 bit:

1. Sommatore con architettura ripple-carry
2. Sommatore costituito da 2 sommatore CLA a 4 bit connessi in cascata

Per ogni sommatore:

1. Si disegni l'architettura a blocchi del sommatore riportando le equazioni logiche di ogni blocco (per blocchi identici si riporti l'equazione una sola volta)
2. Si valuti l'area del sommatore in termini di porte logiche ad N ingressi, trascurando le porte NOT.
3. Si valuti il ritardo del sommatore in termini di numero di livelli di logica, anche in questo caso trascurando le porte NOT.

Domanda B

Si consideri un modulo POW dotato di tre ingressi $[x_2 \ x_1 \ x_0]$ che calcola il quadrato del valore in ingresso, interpretato in codifica binaria naturale. Sia $[y_5 \dots y_0]$ il vettore di uscita. Sfruttando tale modulo, ed utilizzando tutti i componenti aggiuntivi necessari (porte logiche, sommatore, multiplexer, ..), si costruisca una architettura in grado di calcolare il quadrato di una parola binaria naturale su 4 bit.

Domanda C

Si dimostri in maniera rigorosa il teorema di Boole-Shannon per una funzione di una sola variabile.

Domanda D

Una macchina a stati finiti riceve in ingresso simboli appartenenti al seguente alfabeto:

$$X = \{ a, b, c \}$$

e produce in uscita un valore binario. Normalmente l'uscita della macchina vale 0, ed assume il valore 1 per un ciclo di clock quando in ingresso viene riconosciuta la sequenza:

“cbba”

Si disegni il diagramma di transizione di stato e se ne verifichi la minimalità. Quindi di proceda alla sintesi mediante flip-flop di tipo D.