

TEMA D'ESAME

Domanda A

Si dimostri per via algebrica che $ab \leq a \leq a + b, \forall a, b \in B$. A tal fine si ricorda che la relazione di implicazione è così definita: $x \leq y \Leftrightarrow x\bar{y} = 0$.

Domanda B

Sia $X = [x_2 x_1 x_0]$ la codifica binaria naturale di un numero intero non negativo. Si svolgano i seguenti punti:

1. Si progetti una rete combinatoria ottima che calcola il valore $Y = X^2$, indicando in numero di bit minimi necessari alla rappresentazione di Y .
2. Si esprima l'area della rete combinatoria in termini di numero di transistor necessari alla sua realizzazione.
3. Indicando con POW2 il modulo combinatorio appena realizzato si progetti in modo strutturale una rete in grado di calcolare il quadrato di un numero binario naturale di 4 bit. Nella progettazione si cerchi di ottimizzare il più possibile l'area della nuova rete.
4. Si calcolino l'area di tale modulo, sempre espressa come numero di transistor, ed il ritardo, espresso come numero di livelli di logica.

Domanda C

Si consideri un protocollo di comunicazione seriale dotato di un'unica linea dati e gestito da un controller realizzato mediante una macchina a stati finiti. Tale controller riceve in ingresso la linea dati X e produce in uscita i tre seguenti segnali:

- V: Valid. Il segnale vale 1 per un ciclo di clock quando il dato ricevuto è valido e di conseguenza il valore della linea Z è significativo. In ogni altra situazione tale linea assume valore 0.
- E: Error. Il segnale vale 1 quando si verifica una condizione di errore (vedi oltre).
- Z: Quando il controller riconosce un dato valido in ingresso, tale linea rappresenta il valore del dato ricevuto.

Il protocollo prevede quanto segue:

- Una sequenza di dati validi inizia con due 1 consecutivi, cioè con la sequenza "11", che chiamiamo sequenza di START.
- Una sequenza di dati validi termina con due 0 consecutivi, cioè con la sequenza "00", che chiamiamo sequenza di STOP.
- Un dato di valore logico 1 è rappresentato dalla sequenza "01"
- Un dato di valore logico 0 è rappresentato dalla sequenza "10"
- Una trasmissione corretta prevede sempre una sequenza di START, seguita zero o più sequenze di dati e conclusa da una sequenza di STOP.
- Tra due successive trasmissioni vi può essere un numero arbitrario di bit.

Si descriva mediante un diagramma di transizione di stato il comportamento della macchina a stati finiti in grado di realizzare il controller specificato, indicando chiaramente lo stato di reset e verificando che la macchina ottenuta sia minima.

Di seguito si riporta l'andamento dei segnali durante una possibile trasmissione:

X	0000100	1101011000	1	110100	000010111011	1110101000	00
V	0000000	0001010100	0	000100	000000000100	0001010100	00
E	0000000	0000000000	0	000000	000000000001	0000000000	00
Z	-----	---1-1-0--	-	---1--	-----0--	---0-0-0--	--

Domanda D

Si consideri la macchina a stati finiti non completamente specifica descritta dalla tabella di transizione di stato riportata di seguito, in cui A è lo stato di reset.

	0	1
A	B/-	-/0
B	-/-	C/0
C	F/0	D/1
D	-/-	E/-
E	F/-	-/0
F	A/0	-/0

Si svolgano i seguenti punti:

1. Si identifichino tutte le classi di massima compatibilità.
2. Si identifichi una copertura C chiusa e completa composta unicamente da classi di massima compatibilità.
3. Si determini la tabella di transizione di stato della macchina realizzata mediante la copertura C appena identificata
4. Si sintetizzi tale macchina utilizzando flip-flop di tipo D.