

## TEMA D'ESAME

### Domanda A

Si dimostri per via algebrica che se  $f(x) = \overline{f(\bar{x})}$  allora  $x \oplus f(x)$  non dipende da  $x$ .

### Domanda B

Si dispone di un modulo combinatorio DIVMOD10 che prende in ingresso un valore intero  $X$  codificato in binario e produce come uscita due valori  $Q$  ed  $R$  rispettivamente uguali alla parte intera di  $X/10$  ed al resto di tale divisione, anch'essi in codifica binaria naturale. Si svolgano i seguenti punti:

1. Sapendo che il valore di  $X$  è minore di 1000, si determini la dimensione dei segnali  $X$ ,  $Q$  ed  $R$ .
2. Si progetti – procedendo per via strutturale – un nuovo modulo DIVMOD5 che prende in ingresso lo stesso valore  $X$  e produce in uscita il quoziente intero  $Q'$  ed il resto  $R'$  della divisione di  $X$  per 5.
3. Si indichino le dimensioni dei segnali  $Q'$  ed  $R'$ .

### Domanda C

Data la tabella di transizione di stato riportata a lato e relativa a una macchina a stati finiti non completamente specificata in cui  $A$  è lo stato di reset, si svolgano i seguenti punti:

1. Si identifichino tutte le classi di massima compatibilità
2. Si verifichi (in modo intuitivo) che la soluzione costituita da tutte le classi di massima compatibilità è minima.
3. Si sintetizzi la macchina minima così ottenuta mediante flip-flop di tipo T.

	0	1
A	-/0	B/1
B	E/-	D/0
C	-/1	-/-
D	E/-	A/1
E	C/-	-/0

### Domanda D

Un segnale analogico continuo  $V(t)$  viene campionato sul fronte di salita del segnale di clock  $clk$ . Ogni campione (analogico) viene mandato in ingresso in parallelo a due comparatori, anch'essi analogici che forniscono in uscita un uno logico se il segnale è rispettivamente maggiore della soglia  $V_L$  o della soglia  $V_H$ . Siano  $L$  ed  $H$  le uscite digitali di tali comparatori.

Si vuole progettare una macchina a stati che elabora i due ingressi  $L$  ed  $H$  generati secondo quanto appena descritto e produce in uscita un segnale di allarme  $z$  che vale normalmente 0 e assume valore 1 per un ciclo di clock se  $V(t) > V_L$  per almeno tre campioni oppure se  $V(t) > V_H$  anche per un solo campione. Si realizzi il diagramma degli stati di tale macchina e se ne sintetizzi una implementazione ottima.

