

TEMA D'ESAME

Domanda A

Procedendo unicamente per via algebrica si dimostri che $xy \oplus xz = x(y \oplus z)$.

Domanda B

Si progetti una rete combinatoria per il calcolo del modulo 3 di un numero intero positivo. A tale scopo si proceda come segue:

1. Si progetti una rete combinatoria "MOD3" per il calcolo del modulo 3 di un numero intero rappresentato su 3 bit. Siano x_2, x_1, x_0 gli ingressi di tale rete ed m_1, m_2 le sue uscite.
2. Tenendo presente la seguente proprietà dell'operatore di modulo:

$$(2x + b) \bmod 3 = [2(x \bmod 3) + b] \bmod 3 \quad b \in \{0,1\}$$

si progetti un'architettura generale per il calcolo del modulo 3 di un numero naturale rappresentato su N bit. A tale scopo si proceda in modo strutturale utilizzando il modulo "MOD3" precedentemente progettato e tutte le porte logiche e i moduli standard che risultassero necessari.

3. Si calcolino il ritardo e l'area della generica rete per il calcolo del modulo 3 di un numero naturale di N bit.

Domanda C

Data la tabella di transizione di stato riportata a lato e relativa a una macchina a stati finiti non completamente specificata in cui A è lo stato di reset, si svolgano i seguenti punti:

1. Si identifichino tutte le classi di massima compatibilità
2. Procedendo in modo intuitivo, si identifichi una soluzione minima facente uso solamente delle classi di massima compatibilità, verificandone completezza e chiusura.
3. Procedendo ancora in modo intuitivo, si proponga una soluzione minima composta da classi di compatibilità qualsiasi purché disgiunte, verificandone completezza e chiusura.

	0	1
A	C/-	-/0
B	-/0	E/1
C	B/-	D/-
D	-/1	-/-
E	F/-	-/-
F	-/0	D/-

Domanda D

Si vuole progettare una macchina a stati finiti dotata di un segnale di ingresso x ed uno di uscita z. Sia $X=\{\alpha,\beta,\gamma\}$ l'alfabeto d'ingresso e $Z=\{0,1\}$, l'alfabeto di uscita. La macchina a stati riceve un simbolo ad ogni ciclo di clock. L'uscita vale normalmente 0 ed assume il valore 1 per un ciclo di clock quando viene riconosciuta la sequenza $\alpha\beta\alpha\gamma$.

1. Si disegni il diagramma di transizione di stato della macchina
2. Si verifichi se il diagramma ottenuto corrisponde ad una macchina minima. Qualora la macchina non fosse minima si proceda alla minimizzazione del numero degli stati.
3. Si implementi la macchina a stati ricorrendo a bistabili di tipo T.