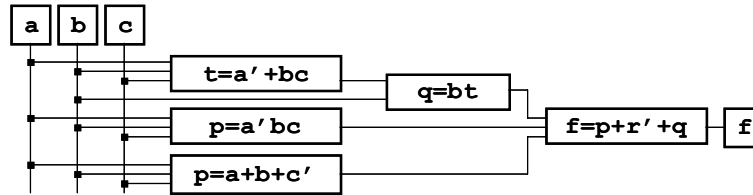


TEMA D'ESAME

Domanda A

Data la seguente rete combinatoria a più livelli.

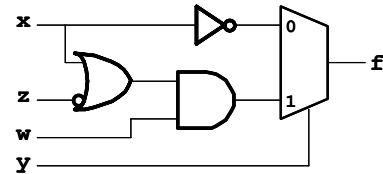


Si svolgano i seguenti punti:

1. Ricavare l'espressione logica minima di $f(a, b, c)$ in forma somma di prodotti, procedendo unicamente per via algebrica.
2. Sintetizzare la funzione $f(a, b, c)$ ottenuta al punto 1 usando multiplexer a due ingressi.
3. Sintetizzare la funzione $f(a, b, c)$ ottenuta al punto 1 usando porte NAND a due ingressi.

Domanda B

Ricavare l'espressione in forma somma di prodotti della rete mostrata a lato. Eliminare le eventuali alee statiche dalla rete SoP ottenuta e riportare l'espressione della nuova funzione.



Domanda C

E' data la macchina a stati descritte dalle equazioni di eccitazione riportate di seguito e realizzata mediante un flip-flop di tipo T ed uno di tipo D, entrambi data lock-out, sensibili al fronte di salita e dotati di reset sincrono. Si minimizzi la macchina data e la si sintetizzi mediante flip-flop di tipo JK.

$$t_1 = q_1' q_0' x$$

$$d_0 = q_0' + x'$$

$$z = q_0' x$$

Domanda D

Si progetti una macchina a stati finiti dotata di due ingressi s ed x e di due uscite v e z . Tali segnali hanno il seguente significato funzionale:

s sincronizzazione

x dati in ingresso

v dati di uscita validi

z dati in uscita

La macchina inizialmente non presenta in uscita dati validi pertanto $v=0$ ed il valore di z non è specificato. La macchina mantiene tali valori in uscita fino a che non riceve sull'ingresso di sincronizzazione s la sequenza 110. Nello stesso ciclo di clock in cui su s si presenta il bit 0 della sequenza suindicata, il segnale di dati validi v assume valore pari a 1 e l'uscita dati z assume il valore del dato in ingresso x . Si realizzi e si minimizzi il diagramma degli stati e si proceda alla sintesi mediante flip-flop di tipo D.