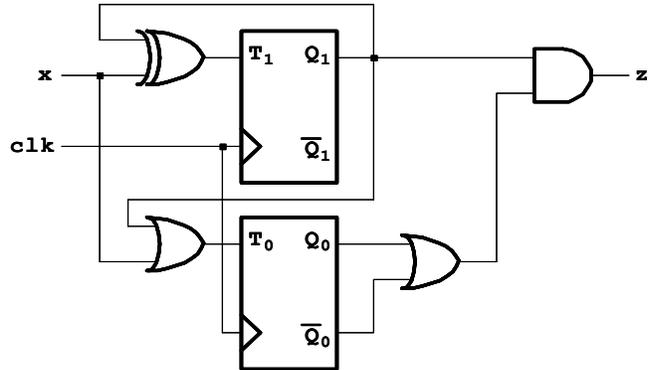


TEMA D'ESAME

Domanda A

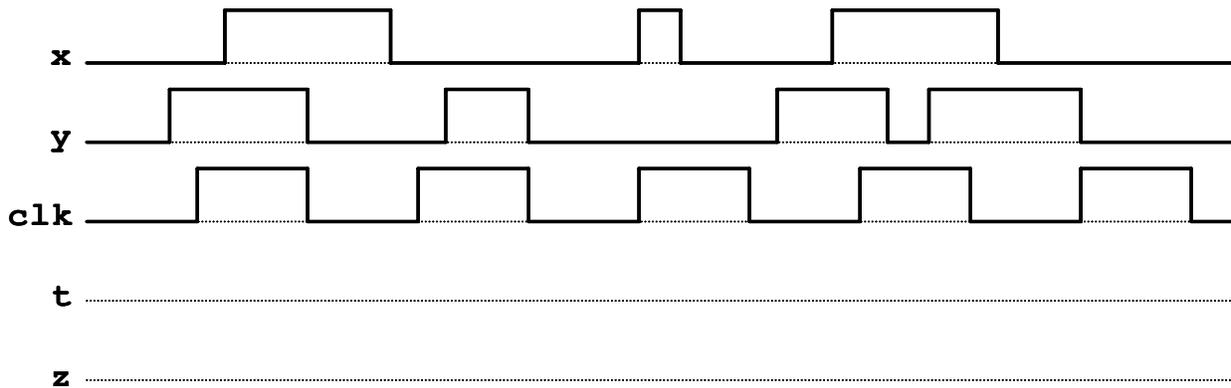
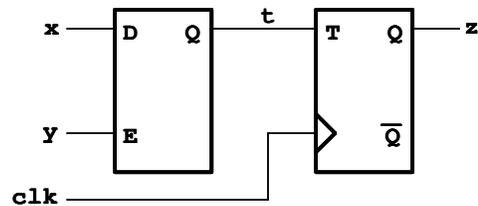
Dato il circuito riportato a lato, si svolgano i seguenti punti:

1. Si ricavino le funzioni di stato prossimo e di uscita.
2. Da tali equazioni si derivi la tabella dello stato simbolica.
3. Assumendo che entrambi i flip-flop siano dotati di segnale di reset (non riportato nella rete) si minimizzi la macchina a stati ottenuta.
4. Si sintetizzi la macchina a stati ottenuta dalla minimizzazione mediante flip-flop SR.



Domanda B

Dato il circuito riportato a lato e l'andamento dei segnali x, y e clk riportato sotto, si completi il diagramma temporale tracciando l'andamento dei segnali t e z, assumendo che lo stato iniziale del flip-flop T sia 0.



Domanda C

Sintetizzare in forma PoS e usando le mappe di Karnaugh la funzione seguente:

$$f(a, b, c, d) = \Phi(2, 4, 11, 12, 13, 14), \Delta(5, 6, 10, 15)$$

Domanda D

Spiegare i concetti e le trasformazioni che sono alla base del metodo di ottimizzazione euristica per le reti a due livelli.