



Politecnico di Milano – Sede di Cremona
Anno Accademico 2019/2020

Architettura dei Calcolatori e Sistemi Operativi

Esame – 29.01.2020

Prof. Carlo Brandolese

Cognome _____

Nome _____

Matricola _____

Firma _____

Istruzioni

1. Scrivere con cura, negli spazi sopra segnati, il proprio cognome, nome, numero di matricola e apporre la firma.
2. È vietato consultare libri, eserciziari, appunti ed utilizzare la calcolatrice e qualunque strumento elettronico (inclusi i cellulari), pena l'invalidazione del compito.
3. Il testo, debitamente compilato, deve essere riconsegnato in ogni caso.
4. Il tempo della prova è di 3 ore

Valutazione

Domanda	Voto	Note
A		
B		
C		
D		
E		
F		

Domanda A

Si implementi in linguaggio assembly la funzione:

```
void strcat( char* dst, char* src )
```

che appende la stringa `src` alla fine della stringa `dst`. Si tenga presente che le due stringhe `src` e `dst` devono essere stringhe C valide.

Si traduca quindi in assembly in seguente programma C che utilizza la funzione `strcat()`:

```
char dst[64] = "Destination and ...";
char* src     = "source!";

int main( void )
{
    strcat( dst, src );
    return 0;
}
```

Domanda B

Si consideri il seguente insieme di processi:

Process	Arrival Time (T_A)	Execution Time (T_E)
P1	0	5
P2	1	5
P3	7	2
P4	10	10
P5	14	2

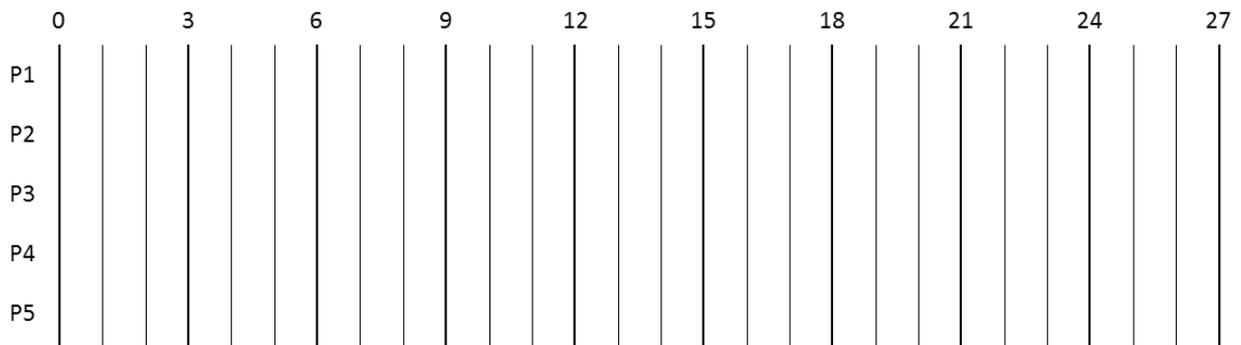
Si esegua lo scheduling di tali processi secondo i due seguenti algoritmi:

- Round Robin, non-preemptive, con un quanto di tempo pari a 3 unità
- Shortest Remaining Time

Per ognuno dei due casi, quindi, si svolgano i seguenti punti:

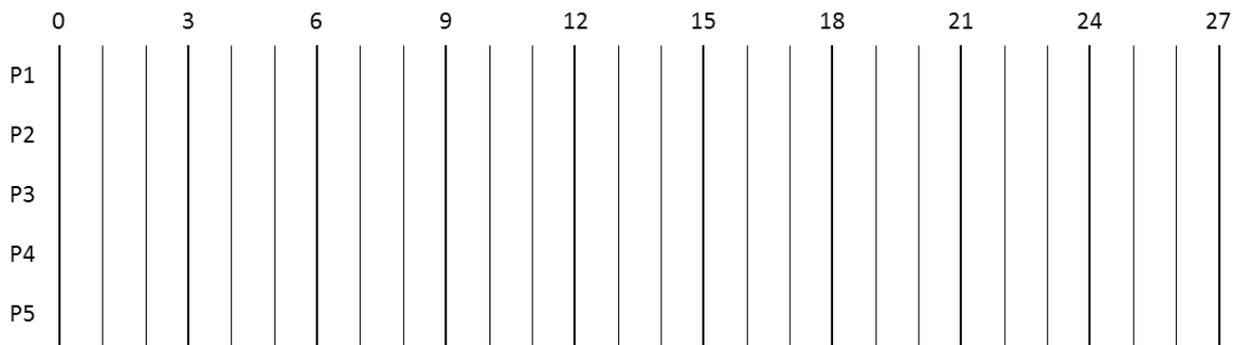
- Si indichi il tempo reale di esecuzione di ogni processo
- Si calcoli il tempo di attesa medio T_w dei processi

Round Robin



$T_w =$

Shortest Remaining Time



$T_w =$

Domanda C

Si consideri un sistema con uno spazio di indirizzamento di 32 GByte, 2 cache set-associative a 4 vie della dimensione rispettivamente di 512Kbyte (DCACHE) e 64Kbyte (ICACHE). Inoltre la dimensione della linea per ogni set è pari a 256Byte. Sulla base di queste informazioni si indichi la struttura dell'indirizzo visto dalle cache, descrivendo i vari campi e il loro significato.

Sapendo che:

- Il tempo di accesso alla cache in caso di hit è di 2 ns
- L'accesso alla memoria RAM avviene a parole di 64 bit
- Il tempo di accesso alla RAM in modalità normale è di 80 ns
- Il tempo di accesso alla RAM in modalità burst è di 100 ns per la prima parola e 20 ns per le parole successive
- L'hit rate della DCACHE è pari al 90 %, mentre l'hit rate della ICACHE è pari al 95 %

Si calcolino i tempi medi di accesso alle due cache.

$T_{DCACHE} =$

$T_{ICACHE} =$

Si consideri quindi l'esecuzione di un programma in cui 40 % delle istruzioni comporta un accesso in memoria e si calcoli il tempo medio di esecuzione di una istruzione per tale programma, supponendo che in assenza di stalli tutte le istruzioni siano eseguite in 1 ciclo.

$T_{AVE} =$

Domanda E

Si consideri un sistema di memoria con uno spazio di indirizzamento virtuale di 32 MByte ed una dimensione di pagina pari a 4 KByte.

Si indichino le dimensioni in bit di:

Indirizzo virtuale: _____

Numero di pagina virtuale: _____

Offset: _____

Si completi la seguente tabella, riportando numero di pagina virtuale e spiazamento sia in forma binaria, sia esadecimale.

Indirizzo Virtuale	Numero di pagina virtuale		Offset	
	Hex	Bin	Hex	Bin
0x01A0DD4				
0x01FFFFC				
0x1ACD008				
0x1004800				
0x01C4848				

Domanda F

Si descriva nel modo più preciso e chiaro possibile il concetto di semaforo e si spieghi per quale ragione non può essere utilizzato per la sincronizzazione tra processi.